

Document made available under the Patent Cooperation Treaty (PCT)

International application number: PCT/JP04/019163

International filing date: 22 December 2004 (22.12.2004)

Document type: Certified copy of priority document

Document details: Country/Office: JP
Number: 2003-433656
Filing date: 26 December 2003 (26.12.2003)

Date of receipt at the International Bureau: 03 March 2005 (03.03.2005)

Remark: Priority document submitted or transmitted to the International Bureau in compliance with Rule 17.1(a) or (b)



World Intellectual Property Organization (WIPO) - Geneva, Switzerland
Organisation Mondiale de la Propriété Intellectuelle (OMPI) - Genève, Suisse

日 本 国 特 許 庁
JAPAN PATENT OFFICE

05.01.2005

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出 願 年 月 日 2 0 0 3 年 1 2 月 2 6 日
Date of Application:

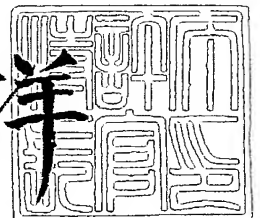
出 願 番 号 特 願 2 0 0 3 - 4 3 3 6 5 6
Application Number:
[ST. 10/C]: [J P 2 0 0 3 - 4 3 3 6 5 6]

出 願 人 株式会社進化システム総合研究所
Applicant(s):

2 0 0 5 年 2 月 1 8 日

特許庁長官
Commissioner,
Japan Patent Office

小 川 洋



【書類名】 特許願
【整理番号】 ERI-0312
【提出日】 平成15年12月26日
【あて先】 特許庁長官殿
【国際特許分類】 G06F 17/00
【発明者】
 【住所又は居所】 東京都港区浜松町 2 - 1 - 1 3 芝エクセレントビル 8 階株式会社
 進化システム総合研究所内
 【氏名】 村川 正宏
【発明者】
 【住所又は居所】 東京都港区浜松町 2 - 1 - 1 3 芝エクセレントビル 8 階株式会社
 進化システム総合研究所内
 【氏名】 伊藤 桂一
【特許出願人】
 【識別番号】 301080459
 【氏名又は名称】 株式会社進化システム総合研究所
【代理人】
 【識別番号】 100102336
 【弁理士】
 【氏名又は名称】 久保田 直樹
【選任した代理人】
 【識別番号】 100106851
 【弁理士】
 【氏名又は名称】 野村 泰久
【手数料の表示】
 【予納台帳番号】 050533
 【納付金額】 21,000円
【提出物件の目録】
 【物件名】 特許請求の範囲 1
 【物件名】 明細書 1
 【物件名】 図面 1
 【物件名】 要約書 1
 【包括委任状番号】 0315370
 【包括委任状番号】 0118554

【書類名】 特許請求の範囲**【請求項 1】**

複数の処理手段を用いて遺伝的アルゴリズムを使用してパラメータを最適化するパラメータ調整装置において、

前記複数の処理手段の内の一部を局所探索法による探索処理に割り当てる処理割り当て手段を備えたことを特徴とするパラメータ調整装置。

【請求項 2】

前記処理割り当て手段は、前記複数の処理手段の内の処理能力の最も小さいものを局所探索法による探索処理に割り当てることを特徴とする請求項 1 に記載のパラメータ調整装置。

【請求項 3】

更に、前記複数の処理手段の内の遺伝的アルゴリズムによる処理に割り当てられた処理手段から探索の中間結果を収集し、局所探索法による探索処理に利用する探索処理制御手段を備えたことを特徴とする請求項 1 に記載のパラメータ調整装置。

【請求項 4】

更に、前記複数の処理手段の内の遺伝的アルゴリズムによる処理に割り当てられた処理手段における遺伝的アルゴリズム処理される個体数をそれぞれの処理手段の処理能力に応じて決定する個体数決定手段を備えたことを特徴とする請求項 1 に記載のパラメータ調整装置。

【請求項 5】

前記複数の処理手段はそれぞれ探索処理終了条件を満足するか否かを判定する判定手段を備え、任意の処理手段において終了の判定がなされた場合には、装置の全体の処理を終了することを特徴とする請求項 1 に記載のパラメータ調整装置。

【書類名】明細書

【発明の名称】パラメータ調整装置

【技術分野】

【0001】

本発明は、パラメータ調整装置に関するものであり、特に、複数の処理装置（プロセッサ、CPU）を使用して遺伝的アルゴリズム（以下GAと記す）により物理モデルの多数のパラメータなどを短時間で調整可能なパラメータ調整装置に関するものである。

【背景技術】

【0002】

従来、実験結果などからGAを用いて複数のパラメータを含む物理モデルのパラメータフィッティング（調整）処理を自動的に行うパラメータ調整装置が提案されている。GAの参考文献としては、例えば下記非特許文献1がある。なお、本発明でいうGAとは進化的計算手法のことをいい、進化的戦術（Evolution Strategy: ES）の手法も含むものである。進化的戦術の参考文献としては、例えば、下記非特許文献2がある。

更に、下記の特許文献1には、GAを用いて複数のパラメータを含む物理モデルのパラメータ調整処理を自動的に行うパラメータ調整装置が提案されている。

【非特許文献1】David E. Goldberg著「Genetic Algorithms in Search, Optimization, and Machine Learning」1989年、出版社ADDISON-WESLEY PUBLISHING COMPANY, INC. が出版

【非特許文献2】H.P. Schwefel著「Evolution and Optimum Seeking」1995年、出版社John Wiley & Sonsが出版

【特許文献1】特開2003-108972号公報

【発明の開示】

【発明が解決しようとする課題】

【0003】

上記した従来のパラメータ調整方法においては、まず最初にGAを用いてパラメータ調整（探索）を行い、探索の終盤においては局所的探索法を用いて精度を向上させる手法が採用されていた。しかし、GAを用いた探索は終盤において探索速度が低下するので、GAで精度を上げようとする処理時間が長くなってしまい、一方で早く局所的探索法に切り換えると最適解にたどり着かない恐れがあるという問題点があった。

【0004】

また、GA処理は比較的並列処理に向いているが、局所的探索法は並列処理による高速化には向いていないという問題点もあった。更に、適用するモデルによってはGAよりも局所的探索法の方が早く最適解にたどり着く可能性があるが、このようなモデルにおいても従来の方法では処理時間の短縮ができないという問題点もあった。

【課題を解決するための手段】

【0005】

本発明は、上記した課題を解決することを目的とし、このために、本発明のパラメータ調整装置は、複数の処理手段（CPU）を用いて遺伝的アルゴリズムを使用してパラメータを最適化するパラメータ調整装置において、複数の処理手段の一部をPowell法などの局所探索法による探索処理に割り当てる処理割り当て手段を備えたことを主要な特徴とする。

【0006】

また、複数のプロセッサの性能が均一ではない場合に、性能が低いプロセッサに局所探索の処理を割り当てる点にも特徴がある。また、複数のプロセッサの内の遺伝的アルゴリズムによる処理に割り当てられたプロセッサから探索の中間結果を収集し、局所探索法による探索処理に利用する点にも特徴がある。

【0007】

また、複数の処理手段の内の遺伝的アルゴリズムによる処理に割り当てられた処理手段における遺伝的アルゴリズム処理される個体数をそれぞれの処理手段の処理能力に応じて

決定する個体数決定手段を備えた点にも特徴がある。更に、複数のプロセッサはそれぞれ探索処理終了条件を満足するか否かを判定する判定手段を備え、任意のプロセッサにおいて終了の判定がなされた場合には、装置の全体の処理を終了する点にも特徴がある。

【発明の効果】

【0008】

本発明のパラメータ調整装置は上記のような特徴によって、システム内の資源を有効活用してフィッティング処理を並列化および効率化することにより、短時間で最適なパラメータ群を決定できるという効果がある。

【発明を実施するための最良の形態】

【0009】

本発明のパラメータ調整装置は、例えば半導体製造ラインにおいて異なる形状のトランジスタをいくつか試作し、測定した電気特性のデータを用いて、トランジスタ電気特性モデル関数のモデルパラメータを最適化し、このモデルを使用して任意の形状のトランジスタのシミュレーションを行うために使用可能である。但し、本発明はこの例に限らず、GAを用いる任意の処理に適用可能である。以下実施例について説明する。

【実施例1】

【0010】

図1は、本発明のパラメータ調整装置の実施例のハードウェア構成を示すブロック図である。CPU1(10)～CPU_n(13)の周知の_n台のパソコンが周知のLAN14によって接続されている。CPU1(10)にはデータ入出力用の周知のディスプレイ16、キーボード15が接続されているが、他のCPUにも接続されていてもかまわない。それぞれのCPUには周知のデータ入出力装置を搭載してもかまわない。本発明のパラメータ調整装置は、各CPUにそれぞれ後述するプログラムを作成してインストールすることにより実現する。

【0011】

なお、この構成は一例であり、1台のサーバー中に複数のCPUが搭載されている場合、あるいはインターネットを介して複数のパソコンが接続されている場合など、本発明は実質的に複数の処理装置(CPU)による並列処理が可能な任意のコンピュータシステムに適用可能である。また、ハイパースレッディング機能など、1つのCPUによって実質的に複数の処理を並列に実行可能な場合においても本発明を適用することが可能である。

【0012】

図2は、本発明のGAを使用したパラメータ調整(フィッティング)処理を示す概略タイムチャートである。CPU1は管理用CPUとして機能し、GA処理(局所法処理)以外にデータの入出力、他のCPUへの処理の割り当て、パラメータ調整処理全体の管理等を行う。CPU2～CPU_{n-1}は、GA処理用に割り当てられたCPUである。CPU_nは、局所法の探索処理用に割り当てられたCPUである。なお、_nは2以上の整数である。

【0013】

CPU1は、所定の周期(GAの所定数の世代交代処理=GA_n処理)毎に他のCPUから処理結果(評価値の良い個体情報)を収集し終了条件を判定して、終了条件を満足している場合には処理全体を終了し、結果を出力する。GA処理用CPUは、管理用CPU1から指示がある度にGA_n処理を実行する。GA_n処理中には所定の周期で他のGA用CPUと個体を交換する移住処理が行われる。また、これとは独立した周期で、局所法用CPU_nへ(あるいは管理用CPUを介して)その時点で評価値の良い個体情報を送信する。

【0014】

局所法用CPU_nは、管理用CPUあるいはGA用CPUから個体(パラメータ)情報を受信すると、公知の局所的探索方法によりパラメータの最適化(探索)を行う。そして探索結果を管理用CPUに送信する。

【0015】

図3は、管理CPU1における処理内容を示すフローチャートである。S10においてはGA用あるいは局所法用として利用可能な他のCPUを検索する。S11においては、利用可能なCPUの処理能力は既知か否かが判定され、判定結果が否定の場合にはS12に移行する。S12においては処理能力が未知のCPUの処理能力を判定する。能力としてはCPUのクロック周波数情報を読み出す、簡単なベンチマークテストプログラムを走らせて処理時間を測定することにより能力を測定する等の方法を採用可能である。

【0016】

S13においては局所法用のCPUを選定する。選定条件としては、例えば最も処理能力の低いCPUを選定する。管理用CPU1が局所法用のCPUとして選定されてもかまわないが、この例では別のCPU_nが選定されたものとする。なお、S10～13の処理は、予め事前に実行しておいてもよい。管理CPU1に利用可能なCPUおよびその処理能力、処理の割り当て等を予め登録しておいてもよい。

【0017】

S14においてはGAあるいは局所法処理に必要な入力データ等を各CPUに分配する。S15においては管理用CPUにおけるGA処理用の個体(染色体)を生成する。例えば半導体製造ラインの場合にはトランジスタの物理モデル関数の全てあるいは一部のパラメータの値を遺伝子とする染色体(個体)をN個生成し、個体母集団とする。個体の生成とは染色体中の遺伝子の値を決定することである。なお、公知のBSIMなどのトランジスタの物理モデルにおいては、各パラメータについて推奨するパラメータ初期値の範囲が定められているので、各パラメータについて、推奨するパラメータ初期値の範囲内においてランダムに初期値を決定して遺伝子の値とする。

【0018】

個体数Nは、基本的には調整すべきパラメータの数に基づき決定する。実施例においては、例えば個体数N=パラメータ数×定数(例えば5～15)としてもよい。なお、個体数Nは大きいほど精度は向上するが処理時間も長くなる。一方、処理能力の異なる複数のCPUに同じ個体数NのGA処理を実行させると、速いCPUは遅いCPUの処理が終了するまで待たされることになる。そこで、処理能力の大きなCPUほどNを大きくすることにより、GA用に割り当てられた複数のCPUの処理時間がほぼ同じになるようにしてもよい。

【0019】

S16においては後述するGA_n処理(あるいは局所法処理)が行われる。S17においては自分のデータも含めて全てのCPUの処理結果データを収集する。S18においては、終了条件を満足するか否かが判定される。終了条件としては例えば以下の(1)～(3)のいずれかの条件を満足した時とする。(1)何れかの個体の評価値が予め定められた目標値以上に達した。(2)評価値の増加率が所定値を下まわった。(3)計算回数が所定値を超えた。S19においては全てのCPUに対して終了を指示し、S20においては例えばディスプレイ、プリンタ、ファイル等に結果を出力する。なお、S16の処理中に上記終了条件の(1)の情報が他のCPUから送信されてきた場合には、直ちにS16の処理を中止し、S19に移行してもよい。

【0020】

図4は、GA用CPU処理の内容を示すフローチャートである。S30においては管理CPUからデータを受信するまで待ち、S31においては、受信したデータが終了指示ならば処理を終了する。S32においては受信したデータがS14において分配されたデータであるか否かが判定され、判定結果が肯定の場合にはS33に移行する。S33においては自CPUにおけるGA処理用の個体(染色体)を生成する。この処理はS15と同じ処理である。S34においては生成した個体を母集団として登録して、S36に移行する。

【0021】

S35においては、受信したデータが続行指示か否かが判定され、判定結果が肯定の場合にはS36に移行する。S36においては後述するGAの所定数の世代交代処理であるGA_n処理が実行される。S37においてはGA処理の結果である、評価値が上位の所定

個数の個体の情報を管理CPUに転送し、S30に戻る。

【0022】

図5は、局所法用のCPU処理の内容を示すフローチャートである。S50においては管理CPUからデータを受信するまで待ち、S51においては、受信したデータが終了指示ならば処理を終了する。S52においては受信したデータがS14において分配されたデータであるか否かが判定され、判定結果が肯定の場合にはS55に移行する。

【0023】

S53においては、GA用CPUから送信された中間結果である評価上位データであるか否かが判定され、判定結果が肯定の場合にはS54に移行する。S54においては、各CPUから収集した上位個体データを評価値順にソートするなどして、探索処理する個体を選択する。なお、局所法用のCPUが他のCPUのGA_n処理中に局所法探索処理を複数回実行可能であれば、実行可能な範囲内で選択する個体数は複数であってもよく、複数の場合には1つずつ順に処理する。

【0024】

S55においては、例えば「ニューメリカルレシピ・イン・シー、技術評論社、1993」などに記載の公知のPowell法あるいはその他の公知の局所的探索法によりパラメータの調整、即ち評価値の良いパラメータの探索を行う。この処理はGA処理と比べて処理負荷が軽いので、処理能力の低いCPUであってもGA処理と比べて短時間で処理可能である。S56においては、処理の結果である、評価値が上位の所定個数の個体の情報を管理CPUに転送し、S50に戻る。

【0025】

図6は、S16、S36の、GAの所定数の世代交代処理であるGA_n処理の内容を示すフローチャートである。S60～62においては公知の遺伝的アルゴリズム処理における1世代の世代更新処理が行われる。なお、詳細については前記した特許文献に記載されている。まず、S60においては母集団から個体をランダムに所定数選択し、交叉処理により子個体を生成する。交叉処理とは、選択した親個体のコピーをそれぞれ任意個生成して、それらのコピー個体間において遺伝子の一部を交換するか、あるいはそれぞれの遺伝子から新たな遺伝子を生成することにより任意個の子個体を生成する処理である。

【0026】

S61においてはS60で生成された子個体の評価値を計算する。評価値とは、染色体中の遺伝子がパラメータとしてどれだけ理想的な値に近いを示す値である。半導体製造ラインに適用する場合には、染色体中の遺伝子をモデルパラメータとするトランジスタ電気特性モデル関数で計算した特性の推定値と、トランジスタの試作実験により得られた特性の測定値との二乗誤差を計算する。そして、2乗誤差値が低ければ低いほど評価が良いものとする。

【0027】

S62においてはS60で選択した親個体と生成した子個体の中から評価の良い順に取り出した個体数分だけを母集団に戻し、残りを破棄する。この処理によって評価値の低い染色体が淘汰される。なお、この他に、親個体の一部を淘汰の対象にせずそのまま母集団に戻し、残りの親個体と子個体から評価の良い順に「残りの親個体」数分戻す方法、あるいは全ての個体を母集団に戻してから、もとの母集団の数だけ残して他を淘汰する方法を用いてもよい。

【0028】

通常、GAにおいては交叉の他に突然変異という処理を行う。しかし、例えば前記した特許文献においては、交叉過程において乱数を用いて子個体の遺伝子を生成しているため、突然変異の性質も兼ね備えている。そのため、上記のような交叉手法を用いる場合は別に突然変異は行う必要がない。なお、実数値を扱うGAの場合、突然変異処理として染色体の各遺伝子に正規分布に従って発生させた正規乱数を加算する操作が提案されており、このような突然変異処理を追加してもよい。

【0029】

S63においては、精度、即ち個体のパラメータを使用した物理モデルの実験結果との誤差＝評価値が最も良いものが目標値に達しているか否かが判定され、判定結果が肯定の場合にはS72に移行する。S64においてはGA処理（世代交代）が予め定められた回数（図2では6回）実行されたか否かが判定され、判定結果が肯定の場合にはS72に移行する。

【0030】

S65においては、局所法用の個体抽出周期（図2では3回）が到来したか否かが判定され、判定結果が肯定の場合にはS66に移行する。S66においては、評価の良い個体を所定数だけ局所法用CPUに転送する。S67においては、移住周期（図2では2回）が到来したか否かが判定され、判定結果が肯定の場合にはS68に移行するが、否定の場合にはS60に戻る。

【0031】

本発明の並列GA方式は個体集団をプロセッサ毎に独立して進化させる。このため、プロセッサ毎のGAでは単一集団のGAに比べ解の多様性が低下するためにフィッティング性能が低下してしまう。そこで、移住と呼ばれる処理を追加する。移住は各CPUの個体集団間で染色体の入れ替えを行う処理である。この処理により、解の多様性を維持し、単一集団時と同等以上のフィッティング性能を維持する。

【0032】

S68においては、評価が上位の個体を所定個数だけ抽出する。S69においては、抽出した個体データを予め定められたCPUへ転送する。転送先のCPUは予め固定されていてもよいし、何回目はどのCPUに転送するかを決めるテーブルあるいは演算式を予め作成して配布しておいてもよい。一例としては、例えばCPU1はCPU2へ、CPU2はCPU3へ、…CPU_{n-1}はCPU1へというようにリング状に転送してもよい。

【0033】

S70においては、他のCPUからの移住データを受信する。S71においては、移住データを個体の母集団に加え、S60に戻る。

終了が判定された場合には、S72において処理の結果である、評価値が上位の所定個数の個体の情報を管理CPUに転送し、報告してGA_n処理を終了する。

【0034】

以上のような構成および処理によって、短時間で高精度のパラメータ調整ができる。そして、物理モデルに当該パラメータを採用することにより、試作をせずに高精度の回路シミュレーションを行うことができるので、半導体素子の製造効率が向上する。

【0035】

以上実施例1を説明したが、本発明のパラメータ調整装置には以下のような変形例も考えられる。実施例においては局所法処理用の個体は周期的に上位のものを送信する例を開示したが、各GA用CPUにおいて所定の精度を満足するものが出現した場合に、その個体情報を局所法用CPUに随時送信するようにしてもよい。

【0036】

実施例においてはそれぞれのCPUはGA処理あるいは局所法処理のいずれか一方に割り当てる例を開示したが、例えば1台だけ処理能力の高いCPUがある場合などには、処理能力の最も高いCPUにGA処理と局所法処理の両方を割り当て、その他のCPUにGA処理のみを割り当てるようにすることも可能である。

【0037】

実施例においてはGA処理の中間結果の上位のものについて局所法による探索を行う例を開示したが、パラメータ空間内で評価値のピークが複数個ある場合などにおいて、GA処理の中間結果の上位のものが、パラメータ空間において所定の範囲内に収まる複数のグループに分類できる場合には、それぞれのグループの代表個体について局所法による探索を行うようにしてもよい。

【図面の簡単な説明】

【0038】

【図1】本発明のパラメータ調整装置の実施例のハードウェア構成を示すブロック図である。

【図2】本発明のGAを使用したパラメータ調整処理を示す概略タイムチャートである。

【図3】管理CPU1における処理内容を示すフローチャートである。

【図4】GA用CPU処理の内容を示すフローチャートである。

【図5】局所法用のCPU処理の内容を示すフローチャートである。

【図6】S16、S36のGAn処理の内容を示すフローチャートである。

【符号の説明】

【0039】

10、11、12、13 CPU

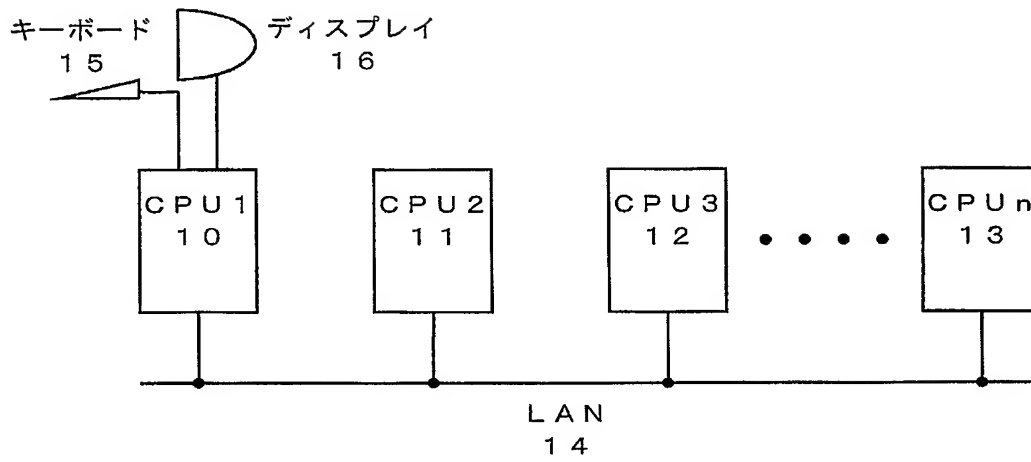
14 LAN

15 キーボード

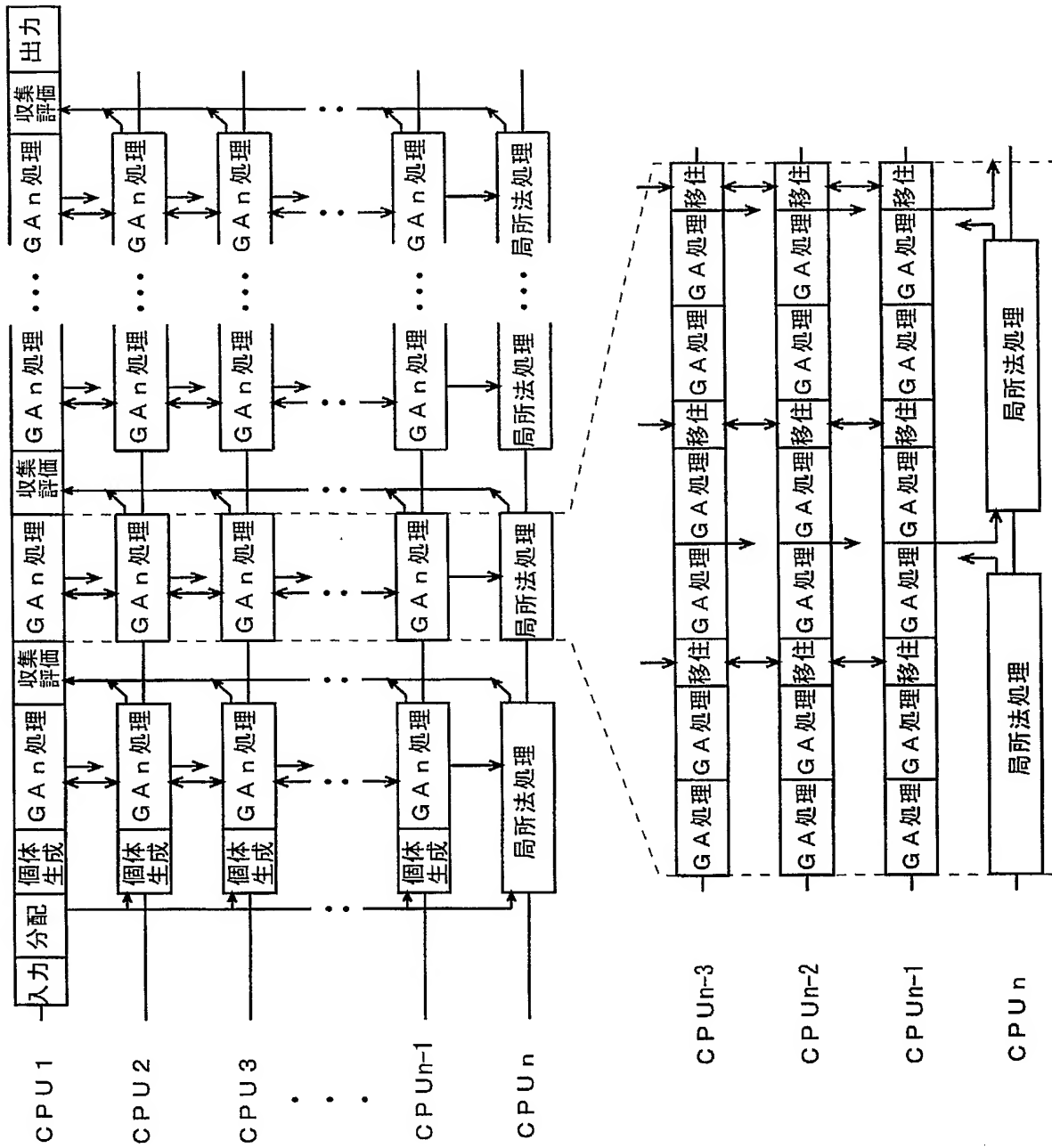
16 ディスプレイ

【書類名】 図面

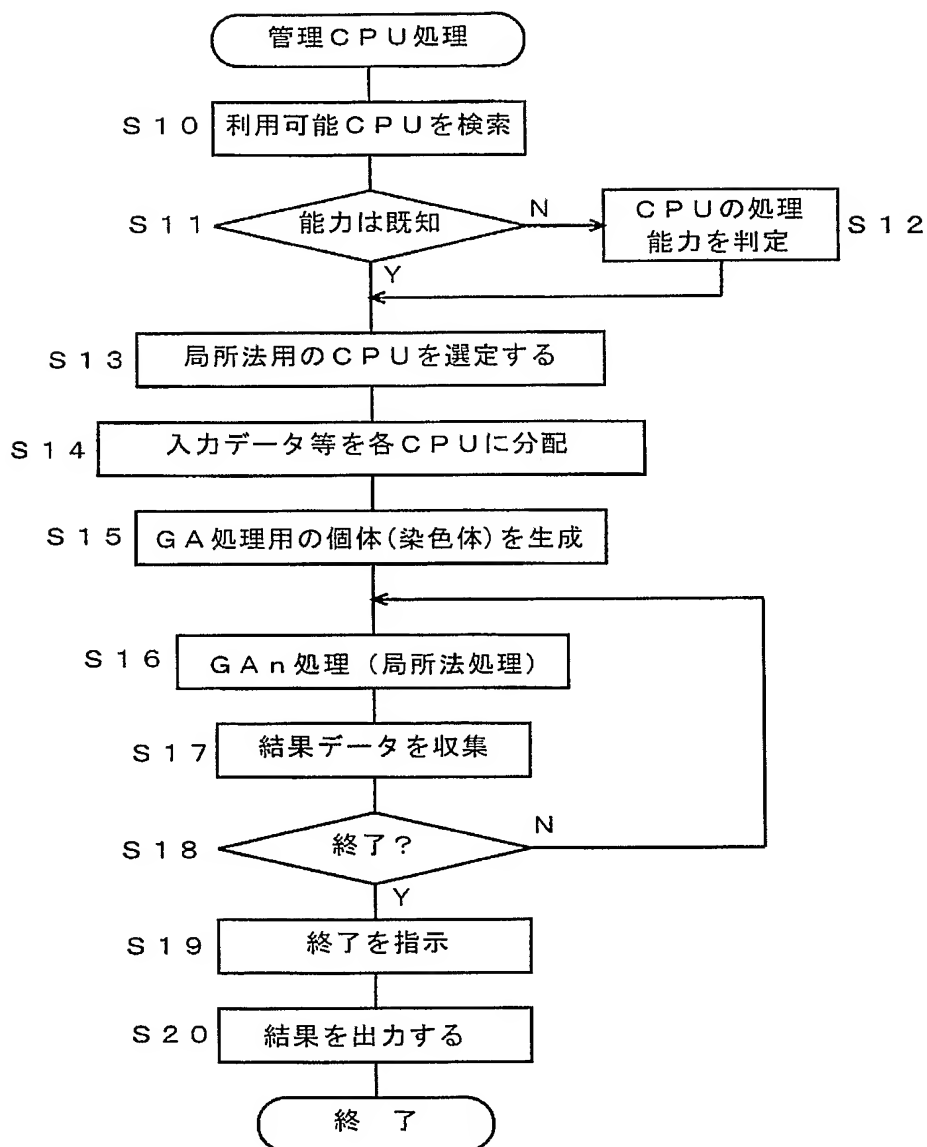
【図 1】



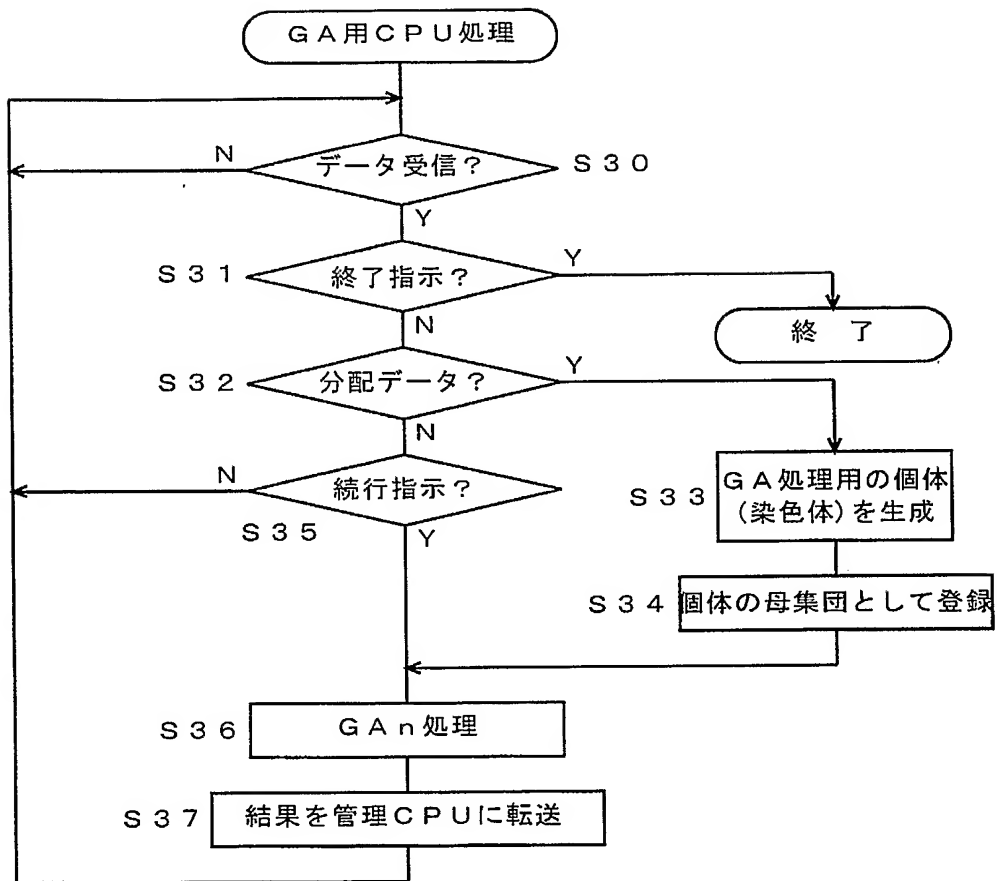
【図2】



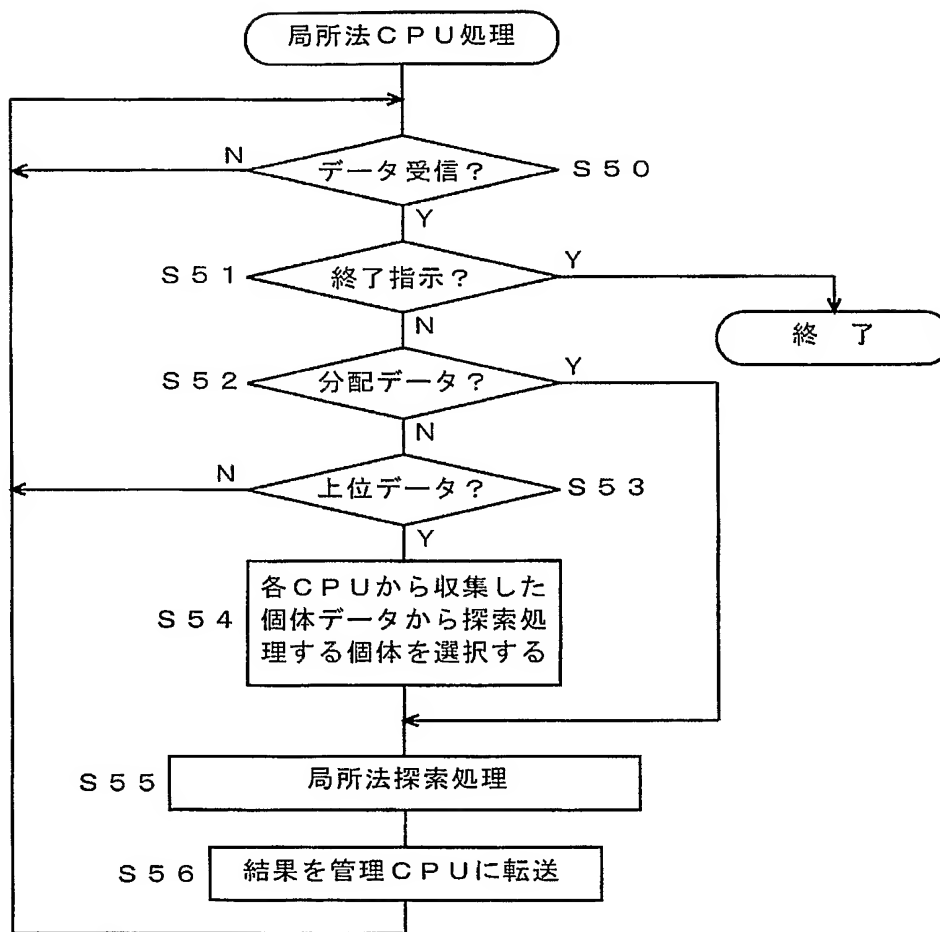
【図 3】



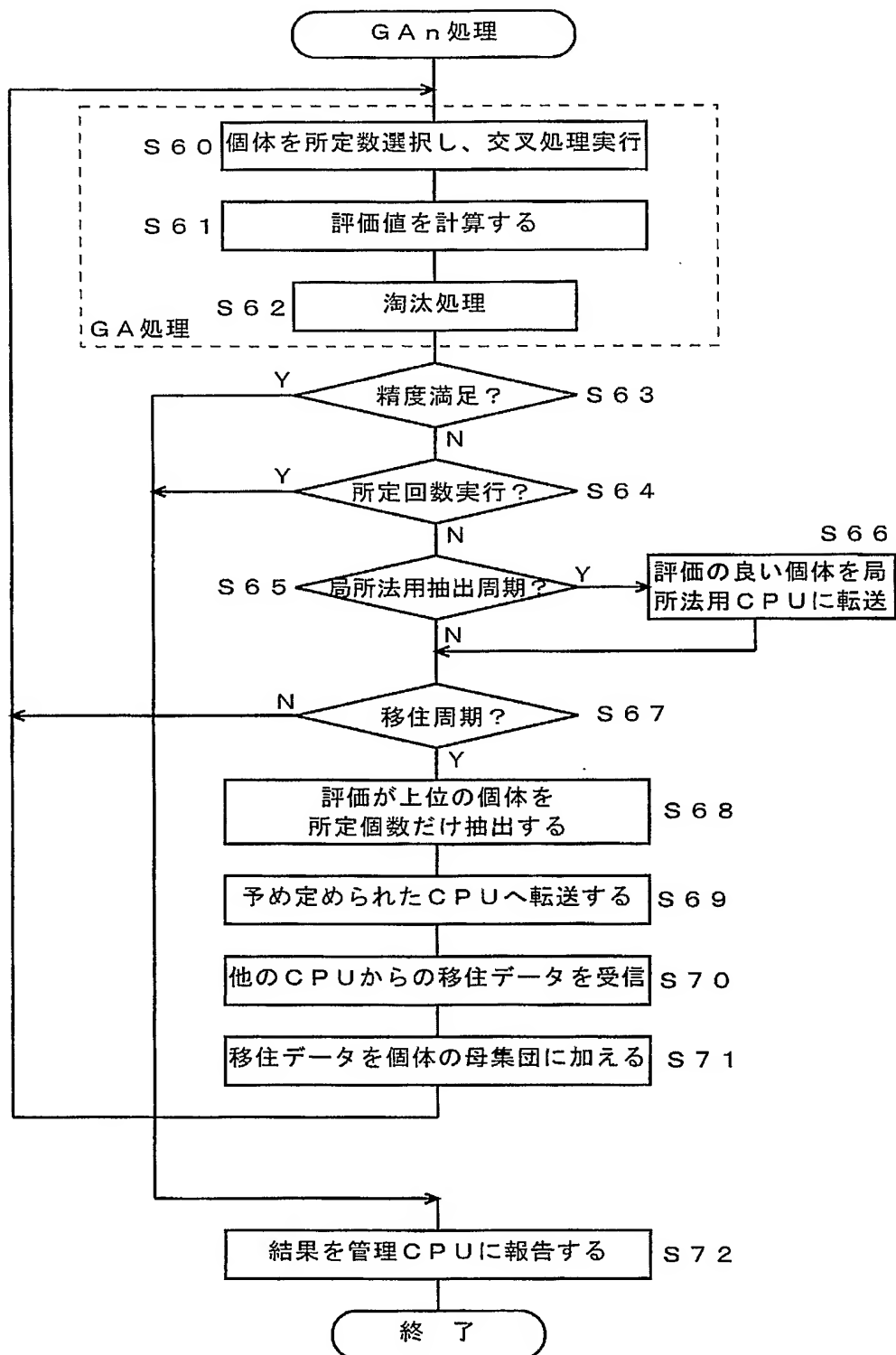
【図 4】



【図 5】



【図 6】



【書類名】要約書

【要約】

【課題】複数の処理装置を使用して遺伝的アルゴリズムにより物理モデルの多数のパラメータなどを短時間で調整可能なパラメータ調整装置を提供すること。

【解決手段】パラメータ調整装置は、複数の処理手段の内の一部を局所探索法による探索処理に割り当てる処理割り当て手段を備え、性能が低いプロセッサに局所探索の処理を割り当てる。また、遺伝的アルゴリズムによる探索の中間結果を収集し、局所探索法による探索処理に利用する。システム内の資源を有効活用して調整処理を並列化および効率化することにより、短時間で最適なパラメータ群を決定できるという効果がある。

【選択図】図 1

特願 2 0 0 3 - 4 3 3 6 5 6

出 願 人 履 歴 情 報

識別番号

[3 0 1 0 8 0 4 5 9]

1. 変更年月日 2 0 0 1 年 1 2 月 1 7 日
[変更理由] 新規登録
住 所 東京都千代田区神田司町二丁目 2 番地 1 2
氏 名 株式会社進化システム総合研究所
2. 変更年月日 2 0 0 4 年 3 月 2 9 日
[変更理由] 住所変更
住 所 東京都港区浜松町二丁目 1 番 1 3 号
氏 名 株式会社進化システム総合研究所